

プログラマブル・ユニバーサル・カウンタ

ZEN2014Fは24ビットのプログラマブル・ユニバーサル・カウンタLSIです。ロータリーエンコーダ、リニアスケール等から出力される2相パルス信号やアップダウン・パルス信号のカウンタが可能です。

従来のZEN2011Pに比べ、カウンタ応答速度が33Mcps (MAX) と約4倍に高速化され、また、ソフトウェア上での完全な互換性があります。

1. 特徴

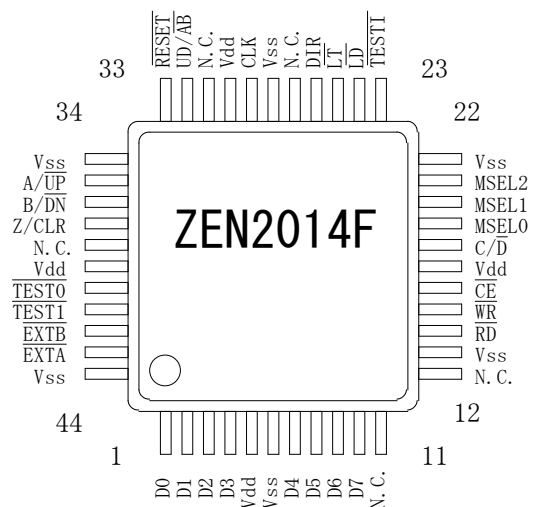
- 24ビット・バイナリ・アップダウン・カウンタ
- カウンタ応答速度 33Mcps MAX (クロック $f_0=33\text{MHz}$ MAX, デューティ50% 動作時)
- カウンタ・パルス入力周波数
 - ・2相パルス信号入力モード時 : DC~8.25MHz MAX ($f_0 \times 1/4$ 以内)
 - ・アップダウン・パルス信号入力モード時 : DC~16.5MHz MAX ($f_0 \times 1/2$ 以内)

- 2相パルス入力位相弁別回路内蔵
- 異常入力検出機能 (2相パルス信号入力モード時)
- カウンタ動作モード切替可能
 - 通倍切替 1/2/4倍 (2相パルス信号入力時)
 - カウンタ方向切替
 - カウンタ・クリア制御 同期/非同期クリア
- 24ビットの比較レジスタ値とカウンタ値の一致検出機能
- コマンドモード切替可能

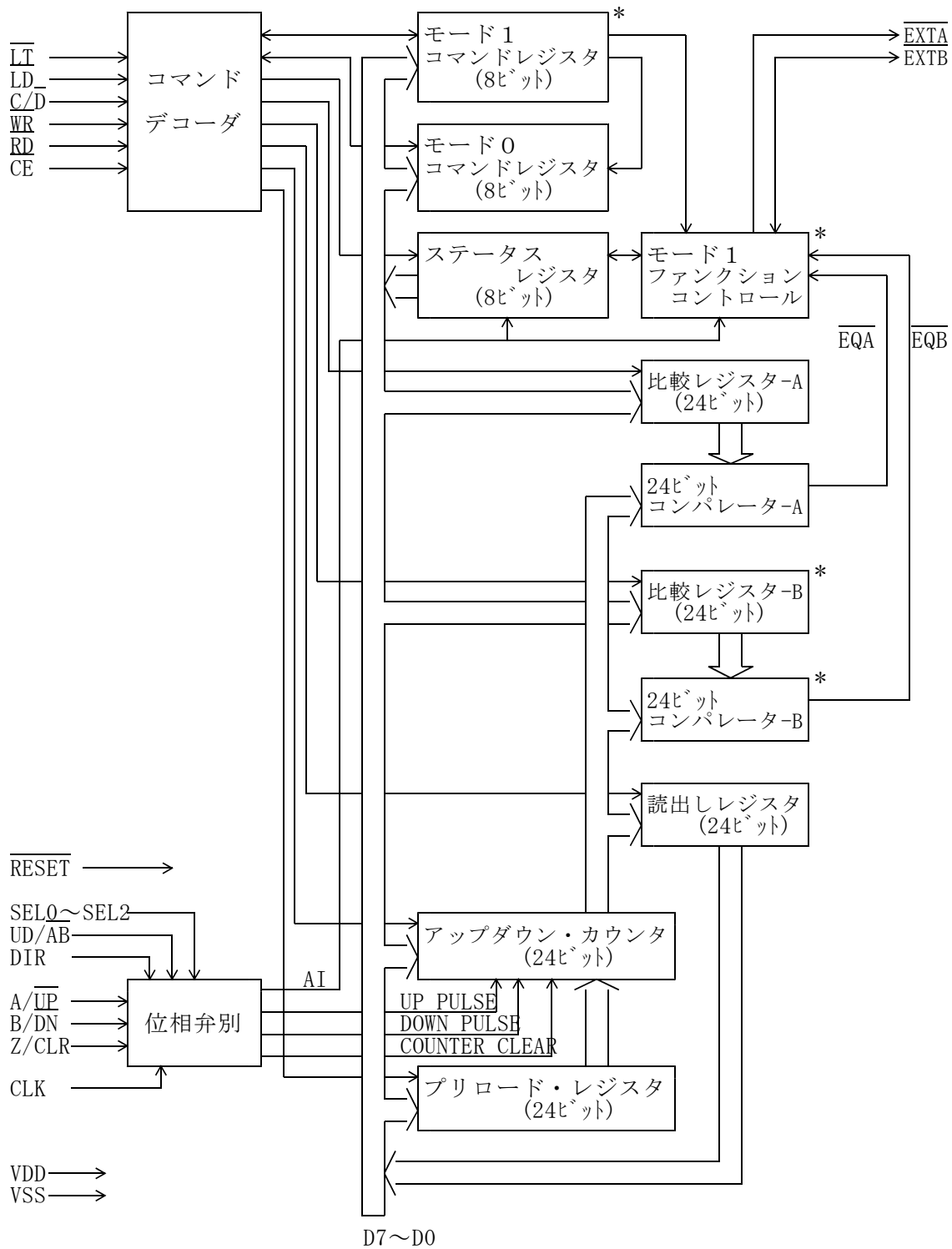
- ・モード0
 - ・1組の比較レジスタ、コンパレータ
 - ・ロードコマンド
 - ・ラッチコマンド
 - ・クリア回数設定
- ・モード1
 - ・モード0のすべての命令セット
 - ・2組の比較レジスタ、コンパレータ
 - ・2つのコンパレータのOR出力設定
 - ・各種要因の割り込み出力設定

- カウンタ値の一括24ビットデータラッチ機能
- カウンタへの一括24ビットデータロード機能
- チップ内部ステータス読み出し可能
- 8ビット双方向データバス
- CMOSプロセス採用による低消費電力
- TTLレベル入出力
- +5V 単一電源
- QFP 44PIN パッケージ
- ZEN2011Pソフトウェア互換
- ZEN2011P機能互換

端子配置図 (Top View)



2. ブロック図



注) *印のブロックはモード1のときのみ有効です。

株式会社ジーニック

URL <http://www.zenic.co.jp/> E-mail support@zenic.co.jp

〒520-0801 滋賀県大津市におの浜4-7-5 オプテックスビル8F TEL 077-526-2101 FAX 077-526-0500